

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-191391

(43)Date of publication of application : 30.07.1993

(51)Int.Cl.

H04L 5/18

H04B 1/54

H04J 3/00

H04L 27/00

(21)Application number : 04-002382

(71)Applicant : SONY CORP

(22)Date of filing : 09.01.1992

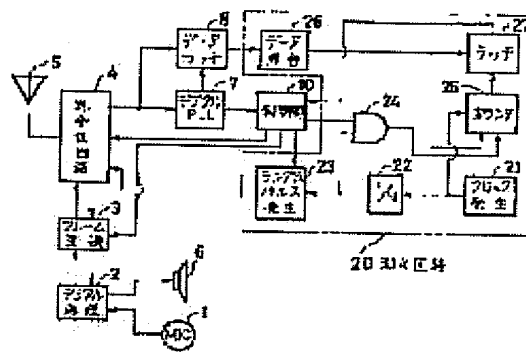
(72)Inventor : SAITO MAKOTO

(54) TRANSMITTING/RECEIVING EQUIPMENT

(57)Abstract:

PURPOSE: To always control satisfactorily a transmitting/receiving timing by providing a group delay measuring means, in the transmitting/receiving equipment in which one channel is subjected to time division into transmitting and receiving packets.

CONSTITUTION: A transmitting/receiving circuit 4 controlled by a control part 10 of a microcomputer allows transmitting and receiving packets to be subjected to time division into one channel. In this transmitting/receiving equipment, a group delay measuring means 20 is provided, a pulse from a random pulse generating circuit 23 is supplied to the circuit 4, controlled by the control part 10 and the circuit 4 supplies it as a receiving pulse to a data collating circuit 26 through a data latch 8. Subsequently, by an output of an AND circuit 24 at the time when a random pulse is generated, a counter 25 starts clock counting, the collating circuit 26 stops counting by an output pulse of the circuit 23 and a coincidence signal at the time when its pulse is detected, the time required for transmission and reception is latched by a latch circuit 27, a group delay time in an actual use time is calculated by the control part 10 and a transmitting/receiving timing is always controlled satisfactory.



LEGAL STATUS

[Date of request for examination]

08.01.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3180403

[Date of registration]

20.04.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-191391

(43)公開日 平成5年(1993)7月30日

(51)Int. Cl. ⁴	識別記号	片内整理番号	F I	技術表示箇所
H 0 4 L 5/18		4101-5K		
H 0 4 B 1/54		7170-5K		
H 0 4 J 3/00	H	8843-5K		
H 0 4 L 27/00		9297-5K	H 0 4 L 27/00	Z
審査請求 未請求 請求項の数1(全 8 頁)				

(21)出願番号 特願平4-2382

(22)出願日 平成4年(1992)1月9日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 齊藤 真

東京都品川区北品川6丁目7番35号 ソニー株式会社内

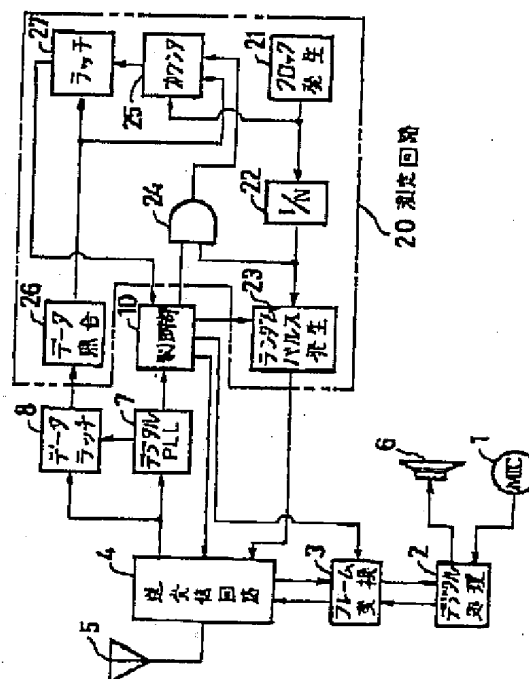
(74)代理人 弁理士 松隈 秀盛

(54)【発明の名称】 送受信装置

(57)【要約】

【目的】 TDMA/TDD方式のように時分割で通信が行われる送受信装置において、送受信のタイミングが常時良好に制御できるものを提供する。

【構成】 1つのチャンネルを送信パケットと受信パケットとに時分割し、1つのチャンネルの送信パケット及び受信パケットに、送信及び受信を時分割で行う送受信装置において、特定のパターンの信号を送信回路側の変調回路と受信回路側の復調回路とを介して検出させて群遅延測定を行う群遅延測定手段20を設けた。



一大装置の構成

1

【特許請求の範囲】

【請求項1】 1つのチャンネルを送信バケットと受信バケットとに時分割し、上記1つのチャンネルの上記送信バケット及び上記受信バケットに、送信及び受信を時分割で行う送受信装置において、特定のパターンの信号を送信回路側の変調回路と受信回路側の復調回路とを介して検出させて群遅延測定を行う群遅延測定手段を設けたことを特徴とする送受信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、送信と受信とを時間的に異ならせて時分割で行う通信方式の送受信装置に関する。

【0002】

【従来の技術】 テレポイントシステムなどで使用されるTDMA/TDD方式の送受信装置においては、送信周波数と受信周波数とが同一とされている。そして、送信と受信とを時間的に分離して時分割で行う。

【0003】 このように送信が行われる期間（送信バケット又は送信スロットと称される）と受信が行われる期間（受信バケット又は受信スロットと称される）とを時間的に分離したことで、各伝送チャンネルの使用効率が高い。

【0004】 そして、このような送受信を行うTDMA/TDD方式の送受信装置の送信回路及び受信回路は、例えば図6に示すように構成されている。

【0005】 図6において、110は送信回路、120は受信回路を示す。そして、送信回路110において、音声信号が入力端子111からデジタル送信処理回路112に供給されて、TDMA/TDD方式による送信のための処理が行われ、その処理された音声信号が送信バケットに取り出される。

【0006】 そして、このデジタル送信処理回路112から出力されるベースバンドの送信信号が変調回路113に供給され、所定の中間周波信号 f_c に変換される。ここで、一般にこの変調回路113での変調には、PLL回路（フェーズ・ロックド・ループ回路）が使用され、このPLL回路の制御によりキャリア信号（中間周波信号 f_c ）で周波数変調された信号を得る。そして、変調回路113が出力する中間周波信号 f_c が、混合器114に供給される。

【0007】 そして、PLL回路より構成されるPLL周波数シンセサイザ131が出力する周波数信号 f_s （以下この周波数信号 f_s をチャンネル選択信号と称する）が混合器114に供給され、混合器114で中間周波信号 f_c にチャンネル選択信号 f_s が混合されて、送信周波数の信号 f_t に変換される。そして、この送信周波数とされた送信信号 f_t を、アンプ115とバンドパスフィルタ116と高周波スイッチ回路132を介してアンテナ133に供給し、アンテナ133から無線送

(2)

特開平5-191391

2

信させる。なお、チャンネル選択信号は送受信チャンネルの周波数に応じて周波数に変化する信号である。

【0008】 一方、受信回路120では、受信バケットの期間に送信されてきた信号がアンテナ133で受信される。なお、この受信信号の周波数と送信回路110から送信される送信信号の周波数とは等しい。

【0009】 そして、この受信信号 f_r が高周波スイッチ回路132とバンドパスフィルタ121とアンプ121とを介して混合器123に供給される。そして、PLL周波数シンセサイザ131が出力するチャンネル選択信号 f_s が混合器123に供給され、混合器123で受信信号にチャンネル選択信号 f_s が混合されて、中間周波信号 f_i （第1中間周波信号）に変換される。そして、この第1中間周波信号 f_i がバンドパスフィルタ124を介して混合器125に供給される。そして、局部発振器126が出力する一定周波数の発振信号 f_o を混合器125に供給させ、この混合器125での混合で第2中間周波信号 f_d とさせる。この第2中間周波信号 f_d をバンドパスフィルタ127を介して復調回路128に供給し、伝送用に復調された信号を復調させ、復調信号がデジタル受信処理回路129に供給されて、TDMA/TDD方式による受信のための処理が行われ、その処理された音声信号が出力端子130に得られる。

【0010】 この図6に示すTDMA/TDD方式の送受信装置では、送信周波数と受信周波数とが等しいことを利用して、送信回路110での送信チャンネル選択信号発生回路と、受信回路120での受信チャンネル選択信号発生回路とを、1個の周波数シンセサイザ131で兼用させている。

【0011】

【発明が解決しようとする課題】 ところで、テレポイントシステムなどで使用されるTDMA/TDD方式では、送信バケットと受信バケットとは比較的短い時間としてあり、確実に送受信を行うためには、送受信装置での送信タイミングと受信タイミングとを厳密に管理する必要がある。ところが、例えば図6に示す送受信装置で端子111から送出させる送信タイミングと端子130に得られる受信タイミングとを規定されたタイミングに設定しても、受信回路120での処理時間と送信回路110での処理時間により、実際にアンテナ133から送信されるタイミングと受信されるタイミングとは異なるものになってしまう。また、この受信回路120での処理時間と送信回路110での処理時間とは、温度変化による特性変化、各回路部品の特性の経時変化などの実際の使用状態により変化するもので、一定のタイミングで適正な制御はできない。従って、受信回路で受信した信号を受けるタイミングと送信回路に送出して送信させるタイミングとを一定状態で制御するだけでは、通信方式で規定されるタイミングで正確に通信を行うのは困難である。

3

【0012】本発明はかかる点に鑑み、TDMA/TDD方式のように時分割で通信が行われる送受信装置において、送受信のタイミングが良好に制御できるようにすることにある。

【0013】

【課題を解決するための手段】本発明は、例えば図1に示すように、1つのチャンネルを送信パケットと受信パケットとに時分割し、1つのチャンネルの送信パケット及び受信パケットに、送信及び受信を時分割で行う送受信装置において、特定のパターンの信号を送信回路側の

【0014】

【作用】このようにしたこと、送受信装置での群遅延時間が半り、送信回路への送信データの送出タイミングと、受信回路からの受信タイミングとを正確に判断でき、通信方式で規定されるタイミングで正確に通信を行うことが可能になる。

【0015】

【実施例】以下、本発明の一実施例を図1～図5を参照して説明する。

【0016】本例においては、TDMA/TDD方式の送受信装置に適用したもので、図1において、1はマイクを示し、このマイク1が拾った音声信号をデジタル処理回路2に供給し、このデジタル処理回路2でデジタルデータに変換し、この変換されたデジタルデータをフレーム変換回路3に供給してTDMA/TDD方式で規定される送信パケットのデジタルデータとし、この送信パケットのデジタルデータを送受信回路4に供給し、この送受信回路4内の送信回路で変調などの送信用の処理を行って、アンテナ5から送信させる。

【0017】また、アンテナ5を介して送受信回路4に供給される受信信号を、この送受信回路4内の受信回路で復調などの受信用の処理を行って、フレーム変換回路3に供給させる。そして、フレーム変換回路3での処理で、TDMA/TDD方式で規定される形式の受信パケットのデジタルデータをベースバンドのシリアルデータとし、このシリアルデータをデジタル処理回路2でアナログ音声信号に変換し、変換された音声信号をスピーカ6から出力させる。

【0018】ここで本例においては、送受信回路4での送信及び受信が、マイクロコンピュータで構成される制御部10の制御で行われる。また、この制御部10の制御で、後述する測定回路20を使用して、送受信回路4での群遅延時間の測定ができるようにしてある。

【0019】次に、送受信回路4の具体的な構成を図2に示すと、まず送信側の構成としては、フレーム変換回路3側から端子4aを介して供給される送信用データ

を、変調回路41に供給して周波数変調し、変調された

(3)

待開平5-191381

4

データを混合器42に供給する。そして、この混合器42でPLL周波数シンセサイザ43から供給される周波数信号(チャンネル選択信号)を変調されたデータに混合し、送信周波数(送信チャンネル)の信号とする。そして、この送信周波数の信号をバンドパスフィルタ44、アンプ45、高周波スイッチ回路46、アッティネータ47を介してアンテナ5に供給し、送信させる。この場合、変調回路41と混合器42とアンプ45と高周波スイッチ回路46とアッティネータ47とは、制御部10により作動状態が制御されるようにしてある。また、フレーム変換回路3側から端子4aを介して送信用データを供給する代わりに、測定回路20からのランダムパルスが変調回路41に供給できるようにしてある。このランダムパルスの供給は、制御部10の制御で行われる。

【0020】また、受信側の構成としては、アンテナ5からアッティネータ47を介して供給される受信信号を、高周波スイッチ回路51、バンドパスフィルタ52、アンプ53を介して混合器54に供給する。そして、この混合器54でPLL周波数シンセサイザ43から供給されるチャンネル選択信号を受信信号に混合し、第1中間周波信号を得る。そして、この第1中間周波信号を、バンドパスフィルタ55を介して混合器46に供給し、発振器57から供給される一定の周波数信号を混合し、第2中間周波信号を得る。そして、この第2中間周波信号をバンドパスフィルタ58を介して復調回路59に供給し、伝送用に変調された信号の復調を行う。そして、復調された信号を端子4bを介してフレーム変換回路3側に供給する。この場合、高周波スイッチ回路51とアンプ53と混合器54、56と復調回路59とは、制御部10により作動状態が制御されるようにしてある。また、復調回路59で復調されたデータは、測定回路20側にも供給するようにしてある。

【0021】なお、この送受信回路4の送信側と受信側とは、TDMA/TDD方式の通信においては、本来交互に作動させるものであるが、後述する群遅延の測定を行う際には、制御部10の制御で送信側と受信側とを同時に作動させて、送信側の変調回路41に得られる信号を、送受信のための変調処理及び復調処理をさせて、受信側の復調回路59から出力させることができるようにしてある。即ち、群遅延の測定時には、送信系の高周波スイッチ回路46と受信系の高周波スイッチ51とを同時に作動させると共に、アッティネータ47での減衰処理も行い、送信系で処理された送信用に変調された信号をアンテナ5側に供給させずに、そのまま受信系に供給させる。

【0022】但し、この送信側と受信側とを同時に作動させて群遅延の測定を行う際には、PLL周波数シンセサイザ43から出力されるチャンネル選択信号を送受信時とは若干周波数を変動させて、送信周波数や受信周波

10

20

30

40

50

5

数とは若干上又は若干下の周波数で処理されるようにしてある。例えば、テレポイントシステムなどでは、864.05MHz~868.15MHzの帯域を伝送周波数として使用することが予定されているが、群遅延の測定時にはこの帯域の若干上又は若干下の周波数で処理させる。

【0023】次に、測定回路20とその周辺構成について、図1を参照して説明すると、この測定回路20内には、クロック発生回路21があり、このクロック発生回路21が出力するクロック（送受信装置のシステムクロック）を分周器22に供給して、 $1/N$ の周波数（ N は1以上の数）に分周する。そして、分周器22の出力をランダムパルス発生回路23に供給し、分周出力に同期したランダムパルスを生成させる。

【0024】また、分周器22の出力をANDゲート24の一方の入力端に供給し、制御部10からANDゲート24の他方の入力端に制御信号を供給する。そして、このANDゲート24の論理演出力をカウンタ25に供給する。この場合、制御部10からANDゲート24に供給する制御信号としては、ランダムパルスを出力させることを指示させたタイミングで変化する信号とする。

【0025】ここで、ランダムパルス発生回路23の構成例を図3に示すと、例えば入力端子23aに得られるクロックを、複数のDフリップフロップ23b、23c、23d、23e、23fに供給する。そして、各Dフリップフロップ23b~23fの出力を後段のD入力に順次供給するように接続する。この場合、最終段のDフリップフロップ23fの出力は、Ex-ORゲート23gでDフリップフロップ23dの出力との排他的論理和をとった後、1段目のDフリップフロップ23bのD入力に供給する。そして、最終段のDフリップフロップ23fの出力を、ランダムパルスとして出力端子23hに供給する。

【0026】このようにして生成されたランダムパルスを、送受信回路4の送信回路側に供給する。この場合、このランダムパルス発生回路23からのランダムパルスの出力は、制御部10による制御で群遅延を測定するときに利用される。

【0027】また、送受信回路4の受信回路側から出力されるデータを、デジタルPLL回路7とデータラッチ回路8とに供給し、PLL回路7の出力に同期して受信回路側から出力されるデータをデータラッチ回路8でラッチする。そして、ラッチされたデータを測定回路20内のデータ照合回路26に供給する。なお、PLL回路7の出力は、制御部10にも供給する。

【0028】そして、データ照合回路26では、ランダムパルス発生回路23が出力するランダムパルスと同じパルスデータの供給を検出したとき、一致信号をカウンタ25とラッチ回路27とに供給する。

【0029】カウンタ25では、クロック発生回路21

(4)

特開平5-191391

6

が出力するクロックが供給され、このクロックのカウンタを行う。この場合、ANDゲート24の出力をカウンタ開始信号とし、データ照合回路26から供給される一致信号をカウンタ停止信号とする。このようにしてカウンタ25がカウンタを行うことで、このカウンタ25では、ランダムパルス発生回路23からランダムパルスが出力されてからデータ照合回路26で一致を検出するまでのクロックがカウンタされる。

【0030】そして、このカウンタ値のデータをラッチ回路27に供給する。このラッチ回路27では、データ照合回路26から一致信号が供給されるタイミングで、カウンタ値のデータをラッチし、このラッチしたデータを測定回路20の出力として制御部10に供給する。

【0031】従って、測定回路20から制御部10には、ランダムパルス発生回路23でランダムパルスが出力されてから、データ照合回路26でこのランダムパルスを検出するまでの時間データが、クロックのカウンタ値データとして供給される。ここで、ランダムパルス発生回路23で出力されたランダムパルスは、送受信回路4内で送受信の処理が行われた信号であるので、送信処理に要する時間（ T_s ）と受信処理に要する時間

（ T_r ）とが加算された時間（ $T_s + T_r$ ）がカウンタ値データで示される。なお、以下の説明においては、 T_s 、 T_r などの値は時間自体を示すと共に、その時間を示すデータとしても使用する。

【0032】次に、このカウンタ値データ（時間データ）の制御部10内での処理を、図4を参照して説明する。

【0033】図4において、11は測定回路20のラッチ回路27からカウンタ値データが供給される端子を示す。ここで、この端子11に得られるカウンタ値データを上述した時間データ $T_s + T_r$ とすると、この端子11に得られるデータ $T_s + T_r$ を第1のラッチ回路12に供給し、ラッチされたデータ $T_s + T_r$ を演算回路13に供給する。また、14はデータメモリを示し、このメモリ14にはTDMA/TDD方式での送信パケットと受信パケットとの間の時間であるガードバンド T_g のデータが予め記憶され、このデータ T_g を演算回路13に供給する。

【0034】そして、演算回路13では、時間データ $T_s + T_r$ とガードバンドデータ T_g との差を演算して、この差の値をデータ T とする。この場合には、時間データ $T_s + T_r$ が、ガードバンドデータ T_g よりも大きい小さいかも判断しておく。そして、求めたデータ T を第2のラッチ回路15に供給してラッチさせる。また、演算回路13で $T_s + T_r + T_g$ も求めておき、このデータ $T_s + T_r + T_g$ を第3のラッチ回路16に供給してラッチさせる。そして、第2のラッチ回路15にラッチされたデータ T と、第3のラッチ回路16にラッチされたデータ $T_s + T_r + T_g$ とを、タイミング制

7

御部17に供給し、両データ T_1 、及び $T_1 + T_2 + T_3$ 、に基づいて、フレーム変換回路3と送受信回路4との間で、送信用のデータ（送信バケット）や受信用のデータ（受信バケット）を供給するタイミングや、送受信回路4内の各回路の作動タイミングなどを制御する。

【0035】なお、この制御部10の制御による測定回路20を使用した群遅延の測定は、この通信装置の電源が投入されたときや、通信を開始するときに行うことが考えられ、群遅延の測定が行われる毎に制御部10内のラッチデータ T_1 、及び $T_1 + T_2 + T_3$ が更新される。具体的には、例えばこの通信装置が電話機の場合には、フックスイッチが操作されてメイン電源が投入されたときや、着信信号を受信して通信を開始するときなどが考えられる。何れにしても、この通信装置での送受信を邪魔しない状態で行う必要がある。

【0036】次に、この制御部10の制御による、測定回路20での測定結果に基づいた送受信タイミングの制御状態について、図5を参照して説明する。

【0037】図5のAは、本例の通信装置が適用されるTDMA/TDD方式で規定される送信バケットと受信バケット及びその間のガードバンド T_g の設定状態を示し、このガードバンド T_g を設けた状態で送信バケットと受信バケットとが交互に無線伝送される。ここで、本例の通信装置でもアンテナ5から送信されるタイミングとアンテナ5で受信されるタイミングとは、この図5のAで示すタイミングで行う必要があるとすると、送受信回路4内での群遅延があるために、送信用のベースバンド信号をフレーム変換回路3側から送受信回路4側に供給するタイミング及び送受信回路4側から受信されたベースバンド信号をフレーム変換回路3側に供給するタイミングとを、群遅延に対応した時間だけずらす必要がある。

【0038】以下、このタイミングの処理について説明すると、制御部10内の演算回路13での演算で、時間データ $T_1 + T_2$ とガードバンドデータ T_g との差の大小により制御状態が異なる。即ち、 $T_1 > T_1 + T_2$ である場合と、 $T_1 \leq T_1 + T_2$ である場合とで異なる制御が行われ、 $T_1 > T_1 + T_2$ であるときには、図5のBに示すタイミングの処理が、ベースバンド側（即ち送信用に変調される前或いは復調された後）で行われる。この場合には、フレーム変換回路3から出力される送信バケットのデータは、ガードバンド時間 T_g が終わるタイミングよりも、時間 T_1 だけ前から出力される。そして、この出力タイミングに基づいて送受信回路4内の送信側で変調などの送信処理を行わせる。また、送受信回路4内の復調回路58で復調されたベースバンドの受信バケットのデータは、ガードバンド時間 T_g が終わってから時間 T_1 だけ遅れてフレーム変換回路3に供給させる。

【0039】ここで、ベースバンドの受信バケットが終

(5)

特開平5-191391

8

了してから、ベースバンドの送信バケットが出力し始めるまでの間が、時間 T_1 になる。従って、ベースバンド側での処理では、受信バケットが終了してから送信バケットが出力し始めるまでの間は、制御部10のラッチ回路15（図4参照）にラッチされたデータ T_1 が、処理上でのガードバンド時間となり、送信バケットが終了してから、受信バケットが開始されるまでの間は、制御部10のラッチ回路16（図4参照）にラッチされたデータ $T_1 + T_2 + T_3$ が、処理上でのガードバンド時間となる。

【0040】次に、 $T_1 \leq T_1 + T_2$ であるときには、図5のCに示すタイミングの処理が、ベースバンド側（即ち送信用に変調される前或いは復調された後）で行われる。この場合にも、フレーム変換回路3から出力される送信バケットのデータは、ガードバンド時間 T_g が終わるタイミングよりも、時間 T_1 だけ前から出力されて送信処理が行われる。このときには、時間 T_1 だけ送信バケットと受信バケットとが重なる。また、送受信回路4内の復調回路58で復調されたベースバンドの受信バケットのデータは、ガードバンド時間 T_g が終わってから時間 T_1 だけ遅れてフレーム変換回路3に供給させる。

【0041】このようにしてガードバンド時間 T_g の終了時から時間 T_1 、又は T_1 だけずらしてベースバンド側で処理することで、何れの場合にもアンテナ5から送信されるタイミングとアンテナ5で受信されるタイミングとが、図5のAで示す規定通りのタイミングとなり、送受信が時分割で行われる通信が正確なタイミングで可能になる。そして、このタイミング設定は、群遅延の測定が行われる毎に修正されるので、リアルタイムでタイミング調整が行われることになり、通信装置の各部品の経時変化や温度特性による変化などがあっても、常に良好なタイミングで時分割通信が行われる。

【0042】但し、図5のCに示すタイミングの処理では、復調回路58から復調されたベースバンドの受信バケットのデータが出力されている間に、フレーム変換回路3から送信バケットのデータが変調回路41に供給され始めることになり、ベースバンドの処理では送信と受信とが一時的に同時処理されることになり、フレーム変換回路3側で同時処理が可能な構成としておく必要がある。

【0043】なお、測定された時間データ $T_1 + T_2$ から各時間データ T_1 、 T_2 を正確に求めることはできないが、送受信回路4の構成より T_1 と T_2 との比は推定できるので、各値 T_1 、 T_2 をほぼ正確に判断することができる。或いは、単純に測定した値（ $T_1 + T_2$ ）を2で割って各値 T_1 、 T_2 としても良い。

【0044】また本例においては、群遅延を測定するときには、送受信回路4内のPLL周波数シンセサイザ43の出力周波数を送受信時とは若干変動させて、送信周

50

(6)

特開平5-191391

9

10

波数や受信周波数とは若干上又は若干下の周波数で処理されるようにしたことで、群遅延の測定が、送受信チャンネルとは異なる周波数を使用して行われる。このようにしたことで、群遅延の測定をしても、他の通信装置に妨害を与えることがない利益がある。

【0045】なお、このように群遅延測定時に、送信周波数や受信周波数とは若干上又は若干下の周波数で処理されるようにしたが、通信チャンネルとして複数のチャンネルが用意されている場合には、通信が行われていないチャンネルを使用して群遅延の測定を行うようにしても良い。或いは、この通信チャンネルとして複数のチャンネルが用意されている場合に、全てのチャンネルが使用中であるとき、最も受信キャリアが小さいチャンネル（即ち最も妨害を与える可能性が低いチャンネル）を使用して群遅延の測定を行うようにしても良い。

【0046】また、群遅延の測定時に測定回路20から出力されるランダムパルスは、ランダムパルス発生回路23で生成させるようにしたが、メモリに記憶されたランダムパルスを出力させるようにしても良い。

【0047】また、本発明は上述実施例に限らず、その他種々の構成が取り得ることは勿論である。

【0048】

【発明の効果】本発明によると、実際の使用状態での送*

* 受信装置での群遅延時間が判り、送信回路への送信データの送出タイミングと、受信回路からの受信タイミングとを常時正確に判断でき、通信方式で規定されるタイミングで常時正確に通信を行うことが可能になる。

【図面の簡単な説明】

【図1】本発明の一実施例を示す構成図である。

【図2】一実施例の送受信回路の構成図である。

【図3】一実施例に適用されるランダムパルス発生回路の構成図である。

【図4】一実施例の制御部の構成図である。

【図5】一実施例の説明に供するタイミング図である。

【図6】従来例を示す構成図である。

【符号の説明】

3 フレーム変換回路

4 送受信回路

10 制御部

17 タイミング制御部

20 測定回路

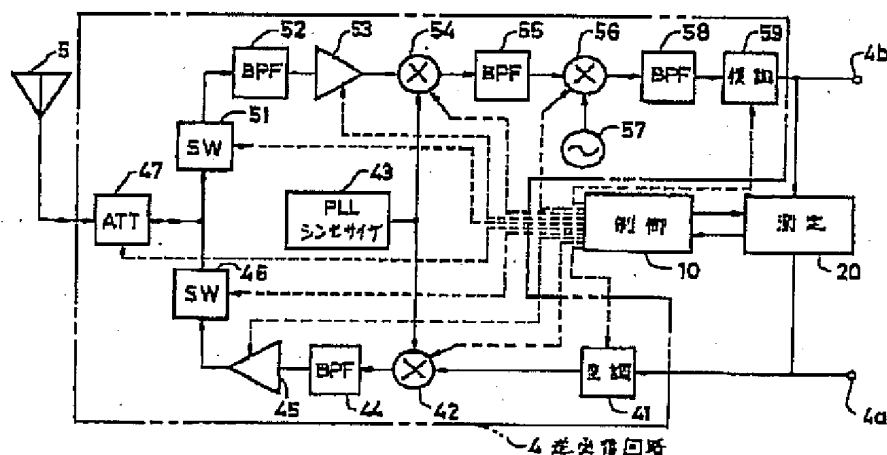
23 ランダムパルス発生回路

25 カウンタ

26 データ照合回路

27 ラッチ回路

【図2】

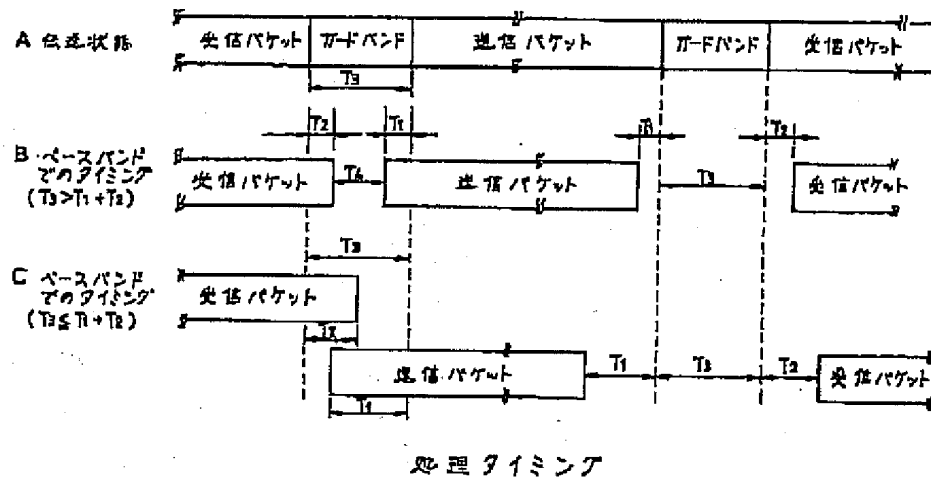


送受信回路の構成

(8)

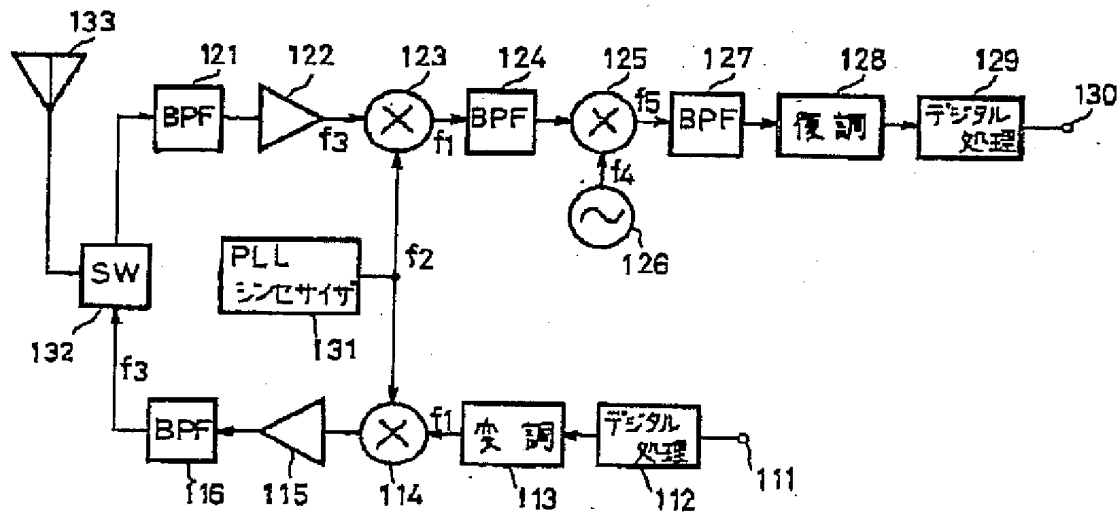
特開平5-191391

【図5】



【図6】

120 受信回路



従来例